



巨微 MacroGiga
Wirelessing Everyone

MS1643

32bit RISC MCU with BLE

DATASHEET

V0.1

2023-03-05

四川巨微集成电路有限公司

炬微（上海）集成电路有限公司

总部地址：上海市浦东新区祥科路 257 号云飞大厦 11 楼 1105 室

电话：021-68905736 邮编：201203

<http://www.macrogiga.com/>

巨微保留对此产品作出变更，或任何集成电路产品及服务作出终止的权利，并毋须事先通知。巨微的集成电路产品皆非设计、意图、授权或保证适用于生命支撑类应用、装置、系统或其他关键性应用。使用于上述应用的决定，是完全根据使用者的酌情判断。巨微不会保证此应用装置的使用。

特点

内核与系统

- 32 位 Cortex-M0+处理器内核,工作频率可达 32MHz
- 一个 24 位系统定时器
- 单周期 32 位硬件乘法器

存储器

- 64K Bytes 嵌入式 Flash 存储器
- 8K Bytes SRAM

时钟、电源及中断

- 电源管理
 - 两种低功耗工作模式: Sleep, Stop
 - 内含两个电压调节器, 提供更低功耗的选择
- 4 路可选时钟源
 - 外部 4MHz~32MHz 高速晶振(HSE)
 - 内部 32.768KHz 晶振(LSI)
 - 内部 4MHz~24MHz 高速时钟(HSI)
- 中断
 - 嵌套向量中断控制器(NVIC)用于控制 32 个中断源, 每个中断源可设置为 4 个优先级

通信接口

- 1 个通用同步/异步收发器(USART), 支持自动波特率检测
- 1 个串行标准通讯接口(SPI), 内部使用
- 1 个 I2C 接口, 支持标准模式(100kHz)、快速模式(400kHz), 支持 7 位寻址模式

定时器/计数器

- 1 个 16bit 高级控制定时器(TIM1)
- 4 个通用的 16 位定时器(TIM3/TIM14/TIM16/TIM17)
- 1 个低功耗定时器(LPTIM), 支持从 Stop 模式唤醒
- 1 个独立看门狗定时器(IWDG)
- 1 个窗口看门狗定时器(WWDG)
- 1 个 SysTick timer

- 1 个 IRTIM

BLE 5.0 / 2.4GHz 射频收发器

- 完整 2.4GHz 射频收发模块
- 静态电流小于 1.9uA
- 支持 1Mbps 数据传送速率
- 内置 Balun, 单端天线接口, 无需外加匹配元件
- 程序可控的-28dBm 至+6dBm 发射功率
- 20mA 发射电流 @0dBm, 3.3V
- 18mA 持续接收电流
- 支持 2.4GHz 私有协议

通用 I/O 及其他周边

- 提供最多 8 个 GPIO(驱动电流 8mA)
- 1 通道 12 位 SAR 型 ADC, 1Msps 采样速率
- 2 个电压比较器(VC)
- 硬件 CRC-32 模块
- RTC
- 16 字节的芯片唯一 ID (UID)
- 支持串行单线调试 (SWD), 带 2 个观察点/4 个断点

工作条件

- 1.9V 至 3.6V 工作电压
- 工作温度范围: -40°C 至 85°C

应用场合

- 无线控制和数据传输设备
- 充电器、温控器、传感器记录仪
- 警报系统、门禁系统、数据采集和传输系统

订购讯息

- 订购型号与封装形式相关:
MS1643-Q16 : QFN16 (3x3mm,0.5mm 脚距)

内容目录

特点.....	2
内容目录.....	3
表格目录.....	5
图片目录.....	6
修订历史.....	7
1. 概要	8
2. 功能模块图.....	8
3. 脚位信息	9
4. 典型应用电路	12
5. 功能描述	13
5.1. ARM®Cortex®-M0+内核.....	13
5.2. 存储器	13
5.3. Boot 模式.....	13
5.4. 时钟系统	14
5.5. 电源管理	15
5.5.1. 电源框图	15
5.5.2. 电源监控	16
5.5.3. 电压调节器	17
5.5.4. 低功耗模式	17
5.6. 复位.....	17
5.6.1. 电源复位	17
5.6.2. 系统复位	18
5.7. 通用输入输出 GPIO.....	18
5.8. DMA.....	18
5.9. 中断.....	18
5.9.1. 中断控制器 NVIC	18
5.9.2. 扩展中断 EXTI	19
5.10. 模数转换器 ADC.....	19
5.11. 比较器(COMP)	19
5.11.1. COMP 主要特性.....	19
5.12. 定时器	20
5.12.1. 高级定时器	20
5.12.2. 通用定时器	20
5.12.3. 低功耗定时器.....	21
5.12.4. IWDG	21
5.12.5. WWDG	21

5.12.6. SysTick timer.....	21
5.13. 实时时钟 RTC.....	22
5.14. I2C 接口.....	22
5.15. 通用同步异步收发器 USART.....	23
5.16. 串行外设接口 SPI.....	24
5.17. SWD.....	24
5.18. 功耗模式.....	24
5.19. 电源管理.....	25
5.20. 振荡器	25
5.21. 天线匹配电路.....	25
6. 电气特性	26
6.1. 测试条件	26
6.1.1. 最小值和最大值	26
6.1.2. 典型值	26
6.2. 绝对最大额定值.....	26
6.3. 工作条件	27
6.3.1. 通用工作条件.....	27
6.3.2. 上下电工作条件	27
6.3.3. 内嵌复位和 LVD 模块特性.....	28
6.3.4. 工作电流特性.....	29
6.3.5. 低功耗模式唤醒时间	31
6.3.6. 外部时钟源特性	31
6.3.7. 内部高频时钟源 HSI 特性	32
6.3.8. 内部低频时钟源 LSI 特性.....	33
6.3.9. 存储器特性	34
6.3.10. EFT 特性	34
6.3.11. 端口特性	34
6.3.12. NRST 引脚特性	35
6.3.13. ADC 特性.....	35
6.3.14. 比较器特性	36
6.3.15. 温度传感器特性	37
6.3.16. 内置参考电压特性.....	37
6.3.17. 定时器特性	38
6.3.18. 通讯口特性	39
6.3.19. 绝对最大额定参数.....	40
6.3.20. 器件 ESD 及 Latch-up.....	40
6.3.21. 推荐工作条件.....	40
6.3.22. 射频收发器特性	40
6.3.23. Power On Reset/Brown Out Reset.....	41

7. 封装信息	42
8. 订购信息	43
9. 联系我们	44

表格目录

表 1 MS1643-Q16 的管脚定义	9
表 2 芯片管脚复用方式	11
表 3 Boot 配置	13
表 4 电源框图	15
表 5 定时器特性	20
表 6 芯片工作状态	25
表 7 电压特性(1)	26
表 8 电流特性	26
表 9 温度特性	27
表 10 通用工作条件	27
表 11 上电和掉电工作条件	27
表 12 内嵌复位模块特性	28
表 13 运行模式电流	29
表 14 sleep 模式电流	30
表 15 stop 模式电流	30
表 16 低功耗模式唤醒时间	31
表 17 外部高速时钟特性	31
表 18 蓝牙收发模块的工作电流	32
表 19 内部高频时钟源特性	32
表 20 内部低频时钟特性	33
表 21 存储器特性	34
表 22 存储器擦写次数和数据保持	34
表 23 IO 静态特性	34
表 24 输出电压特性	35
表 25 NRST 管脚特性	35
表 26 ADC 特性	35
表 27 比较器特性(1)	36
表 28 温度传感器特性	37
表 29 内置参考电压特性	37
表 30 定时器特性	38

表 31	LPTIM 特性(时钟选择 LSI)	38
表 32	IWDG 特性(时钟选择 LSI)	38
表 33	WWDG 特性(时钟选择 32MHz PCLK)	39
表 34	最小 I2C CLK 频率	39
表 35	I2C 滤波器特性	39
表 36	工作极限参数	40
表 37	ESD/Latchup 参数	40
表 38	推荐工作环境	40
表 39	射频收发性能	40
表 40	上电/复位特性	41
表 41	封装和采购信息	43

图片目录

图 1.	MS1643 内部功能模块图	8
图 2.	MS1643-Q16 的封装俯视图	9
图 3.	MS1643-Q16 典型应用	12
图 4	系统时钟结构图	14
图 5	电源框图	15
图 6	POR/PDR/BOR 阈值	16
图 7	PVD 阈值	17
图 9.	芯片天线部分的匹配电路	26
图 10	外部高速时钟时序图	31
图 11.	封装外型参数	42

修订历史

修订	日期	描述
0.1	2023/03/05	初步版本

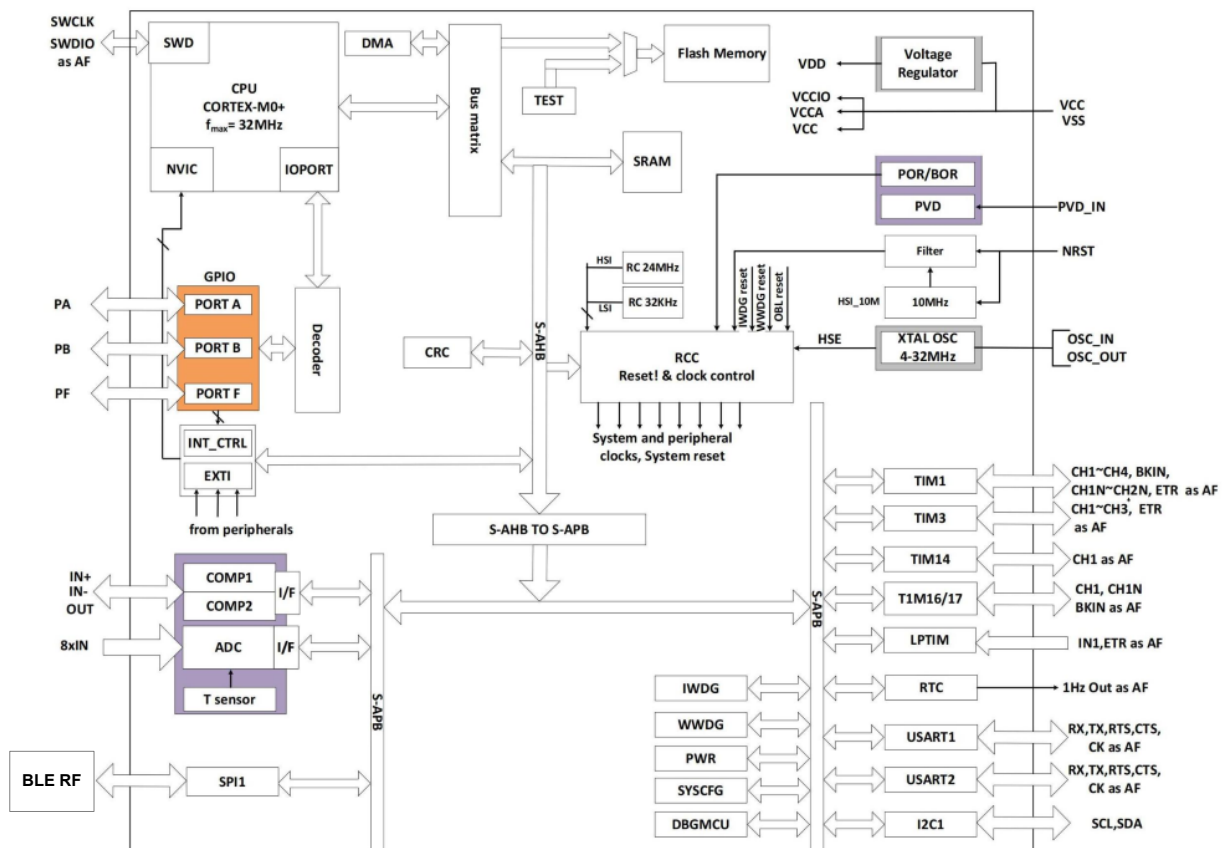
1. 概要

MS1643 是一款超低功耗无线 MCU 芯片，该芯片中集成了高性能的 32 位 ARM®Cortex®-M0+内核，宽电压工作范围的 MCU。嵌入高达 64 Kbytes 高可靠 Flash 和 8Kbytes SRAM 存储器，最高工作频率 32MHz。芯片集成多路 I2C、USART 等通讯外设，1 路 12bit ADC，5 个 16bit 定时器，以及 2 路比较器。具有方案开发的灵活性和方便性。同时，芯片还集成了支持蓝牙 5.0 连接的射频模块和协议处理模块，不仅仅能够支持到与手机、平板等设备进行无线连接，包括 OTA 等功能，可以支持客户私有的 2.4GHz 无线协议。

MS1643 产品系列工作电压为 1.9V ~ 3.6V，工作温度范围为-40℃ ~ +85℃。具有低电压、低功耗、低待机电流、快速唤醒等特点。提供 SOP16 封装形式，最多可提供 10 个 GPIO，特别适用于需要极低静态功耗的智能应用场景，例如无线控制器、手持设备、PC 外设、游戏和 GPS 平台、工业应用等。

2. 功能模块图

图 1. MS1643 内部功能模块图



3. 脚位信息

图 2. MS1643-Q16 的封装俯视图

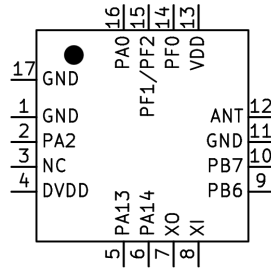


表 1 MS1643-Q16 的管脚定义

脚号	脚名	类型	引脚功能复用	引脚附加功能
1	GND	PWR	MCU 电路的公用 GND	
2	PA2	DIO	SPI1_MOSI USART1_TX USART2_TX COMP2_OUT SPI1_SCK TIM3_CH1 I2C_SDA	ADC_IN2 COMP2_INM
3	NC	NC		
4	DVDD	PWR	射频电路的电源稳压（外接电容）	
5	PA13	DIO	SWDIO IR_OUT EVENTOUT SPI1_MISO TIM1_CH2 USART1_RX MCO	
6	PA14	DIO	SWCLK USART1_TX USART2_TX EVENTOUT MCO	
7	XO	AIO	连接到外部 16MHz 晶体（射频使用）	
8	XI	AIO	连接到外部 16MHz 晶体（射频使用）	

			用)	
9	PB6	DIO	USART1_TX TIM1_CH3 TIM16_CH1N USART2_TX I2C_SCL LPTIM_ETR EVENTOUT	COMP2_INP
10	PB7	DIO	USART1_RX TIM17_CH1N USART2_RX I2C_SDA EVENTOUT	COMP2_INM PVD_IN
11	GND	PWR	MCU 电路的公用 GND	
12	ANT	RF	连接到外部射频天线	
13	VDD	PWR	射频及 MCU 电路的公用 VDD	
14	PF0	DIO	USART2_RX TIM14_CH1 USART1_RX USART2_TX I2C_SDA	OSC_IN
15	PF1/PF2	DIO/NRST	PF1-USART2_TX PF1-USART1_TX PF1-USART2_RX PF1-I2C_SCL PF1-SPI1_NSS PF1-TIM14_CH PF2-MCO PF2-USART2_RX	OSC_OUT NRST
16	PA0	DIO	USART1_CTS USART2_CTS COMP1_OUT TIM1_CH3 TIM1_CH1N SPI1_MISO USART2_TX IR_OUT	ADC_IN0 COMP1_INM

*注释: DIO = 数字 IO, AIO = 模拟 IO, PWR = 电源, RF = 射频引脚

表 2 芯片管脚复用方式

端口	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA2	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MOSI	USART1_TX	-	-	USART2_TX	-	-	COMP2_OUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	-	SPI1_SCK	-	I2C_SDA	TIM3_CH1	-	-
PA13	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SWDIO	IR_OUT	-	-	-	-	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	USART1_RX	-	SPI1_MISO	-	-	TIM1_CH2	-	MCO
PA14	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SWCLK	USART1_TX	-	-	USART2_TX	-	-	EVENTOUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	-	-	-	-	-	-	MCO
PB6	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	USART1_TX	TIM1_CH3	TIM16_CH1N	-	USART2_TX	LPTIM_ETR	I2C_SCL	EVENTOUT
PB7	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	USART1_RX	-	TIM17_CH1N	-	USART2_RX	-	I2C_SDA	EVENTOUT
PF0	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	TIM14_CH1	-	USART2_RX	-	-	-
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	USART1_RX	USART2_TX	-	-	I2C_SDA	-	-	-
PF1	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	-	-	USART2_TX	-	-	-
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	USART1_TX	USART2_RX	SPI1_NSS	-	I2C_SCL	TIM14_CH1	-	-
PF2	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	-	-	-	-	USART2_RX	-	MCO	-
PA2	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SPI1_MOSI	USART1_TX	-	-	USART2_TX	-	-	COMP2_OUT
	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
	-	-	SPI1_SCK	-	I2C_SDA	TIM3_CH1	-	-

1)复位后, PA13 和 PA14 两个 pin 被配置为 SWDIO 和 SWCLK AF 功能, 前者内部上拉电阻、后者内部下拉电阻被激活。

2)选择 PF2 或者 NRST 是通过 option bytes 进行配置。

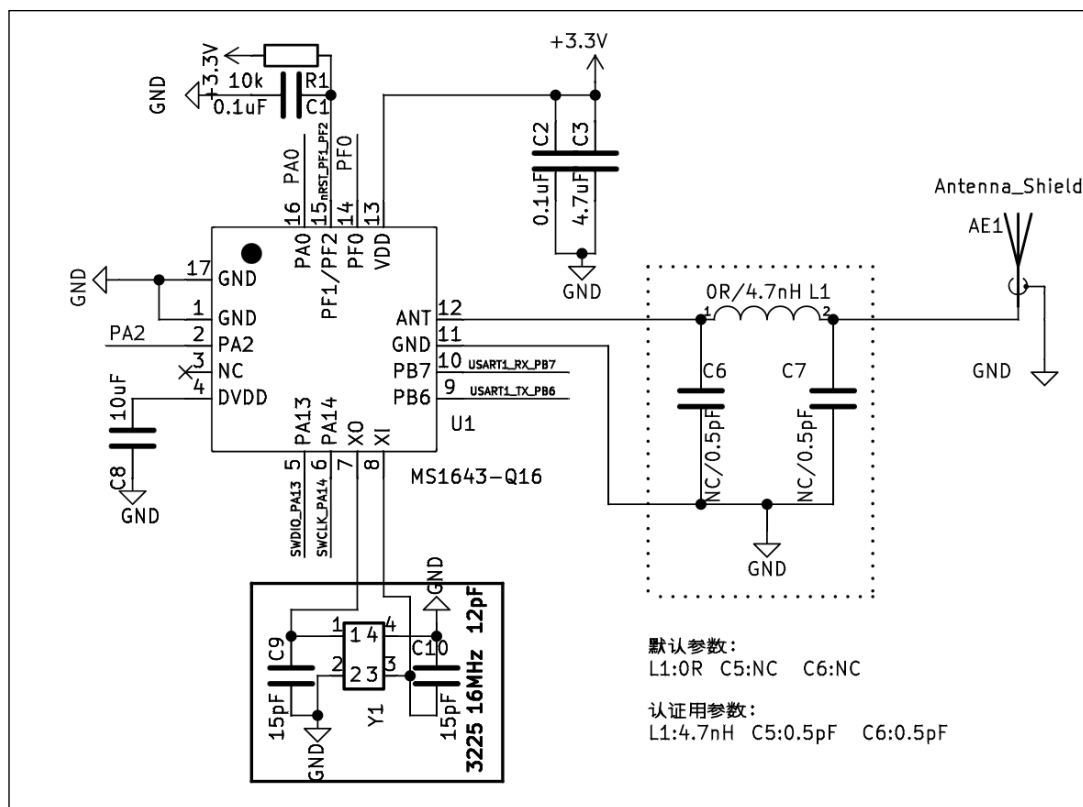
GPIO 用法:

PF1 : option 将 PF2 修改为普通 GPIO, PF2 修改输入。

PF2 : option 将 PF2 修改为普通 GPIO, PF1 修改输入。

4. 典型应用电路

图 3. MS1643-Q16 典型应用



5. 功能描述

MS1643 是高性能的 32 位 ARM®Cortex®-M0+内核，宽电压工作范围的 MCU。嵌入高达 64Kbytes flash 和 8Kbytes SRAM 存储器，最高工作频率 32MHz。它不仅仅集成多路 I2C、USART 等通讯外设，1 路 12bit ADC，5 个 16bit 定时器，以及 2 路比较器，还包括巨微自主知识产品的低功耗蓝牙/2.4G 私有协议的射频收发模块。

5.1. ARM®Cortex®-M0+内核

ARM®Cortex®-M0+是一款为广泛的嵌入式应用设计的入门级 32 位处理器。它为开发人员提供了显著的好处，包括：

- 结构简单，易于学习和编程
- 超低功耗，节能运行
- 精简的代码密度等

Cortex-M0+处理器是 32 位内核，面积和功耗优化高，为 2 级流水的冯诺伊曼架构。处理器通过精简但强大的指令集和广泛优化的设计，提供高端处理硬件，包含单周期乘法器，提供了 32 位架构计算机所期望的卓越性能，比其他 8 位和 16 位微控制器具有更高的代码密度。

Cortex-M0+与一个嵌套的矢量中断控制器(NVIC)紧密耦合。

5.2. 存储器

片内集成 SRAM。通过 bytes（8bits）、half-word（16bits）或者 word（32bits）的方式可访问 SRAM。片内集成 Flash，包含两个不同的物理区域组成：

- Main flash 区域，它包含应用程序和用户数据
- Information 区域，4KBytes，它包括以下部分：
 - ◆ Option bytes
 - ◆ UID bytes
 - ◆ System memory

对 Flash main memory 的保护包括以下几种机制：

- read protection(RDP)，防止来自外部的访问。
- write protection（WRP）控制，以防止不想要的写操作（由于程序存储器指针 PC 的混乱）。写保护最小保护单位为 4Kbytes。
- Option byte 写保护，专门的解锁设计。

5.3. Boot 模式

通过 BOOT0 pin 和 boot 配置位 nBOOT1（存放于 Option bytes 中），可选择三种不同的启动模式，如下表所示：

表 3 Boot 配置

Boot mode configuration	Mode
-------------------------	------

nBOOT1 bit	BOOT0 pin	
X	0	选择 Main flash 作为启动区
1	1	选择 System memory 作为启动区
0	1	选择 SRAM 作为启动区

Boot loader 程序存储在 System memory，用于通过 USART 接口下载 Flash 程序。

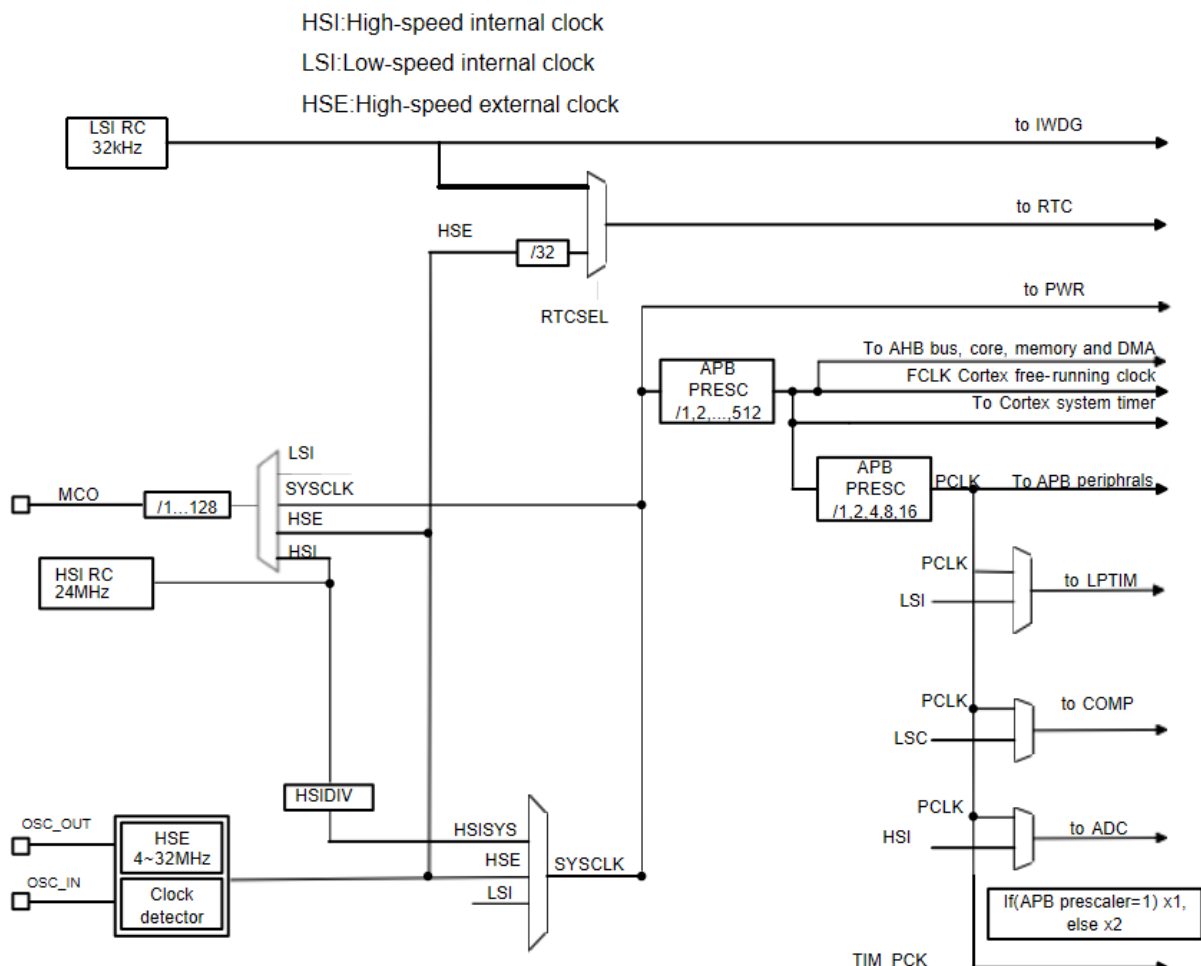
5.4. 时钟系统

CPU 启动后默认系统时钟频率为 HSI 8MHz，在程序运行后可以重新配置系统时钟频率和系统时钟源。可以选择的高频时钟有：

- 一个 4/8/16/22.12/24MHz 可配置的内部高精度 HSI 时钟。
- 一个 32.768KHz 可配置的内部 LSI 时钟。
- 4~32MHz HSE 时钟，并且可以使能 CSS 功能检测 HSE。如果 CSS fail，硬件会自动转换系统时钟为 HSI，HSI 频率由软件配置。同时 CPU NMI 中断产生。

AHB 时钟可以基于系统时钟分频，APB 时钟可以基于 AHB 时钟分频。AHB 和 APB 时钟频率最高为 32MHz。

图 4 系统时钟结构图



5.5. 电源管理

5.5.1. 电源框图

图 5 电源框图

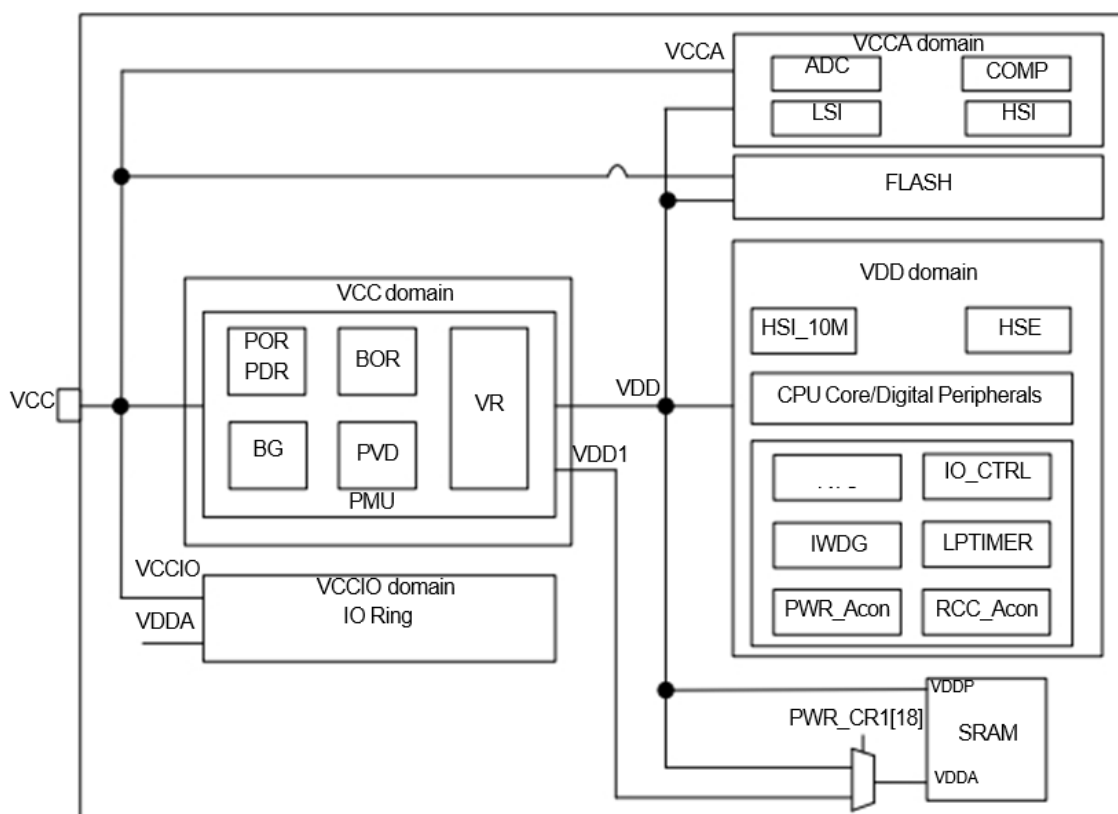


表 4 电源框图

编号	电源	电源值	描述
1	VCC	1.7v~5.5v	通过电源管脚为芯片提供电源，其供电模块为：部分模拟电路。
2	VCCA	1.7v~5.5v	给大部分模拟模块供电，来自于 VCC PAD (也可设计单独电源 PAD)。
3	VCCIO	1.7v~5.5v	给 IO 供电，来自于 VCC PAD
4	VDD	1.2v/1.0v±10%	来自于 VR 的输出，为芯片内部主要逻辑电路 SRAM 供电。当 MR 供电时，输出 1.2v。当进入 stop 模式时，根据软件配置，可以由 MR 或者 LPR 供电，并根据软件配置决定 LPR 输出是 1.2v 或者 1.0v。

5.5.2. 电源监控

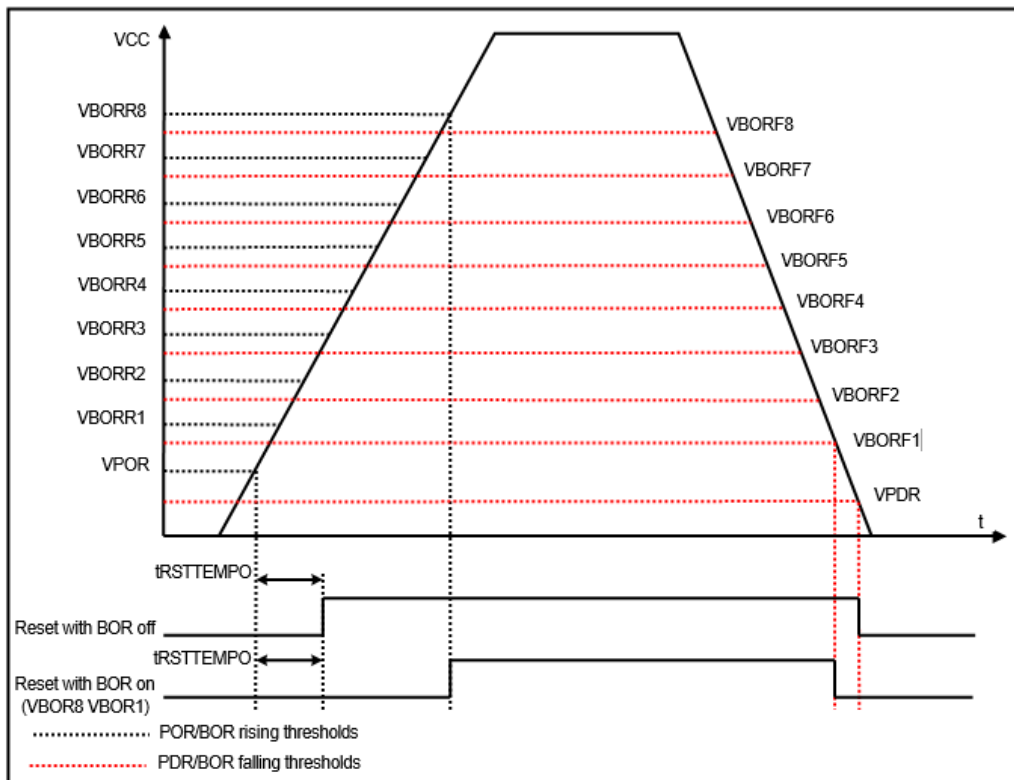
5.5.2.1. 上下电复位 (POR/PDR)

芯片内设计 Power on reset (POR) /Power down reset (PDR) 模块，为芯片提供上电和下电复位。该模块在各种模式之下都保持工作。

5.5.2.2. 欠压复位 (BOR)

除了 POR/PDR 外，还实现了 BOR (brown out reset)。BOR 仅可以通过 option byte，进行使能和关闭操作。当 BOR 被打开时，BOR 的阈值可以通过 Option byte 进行选择，且上升和下降检测点都可以被单独配置。

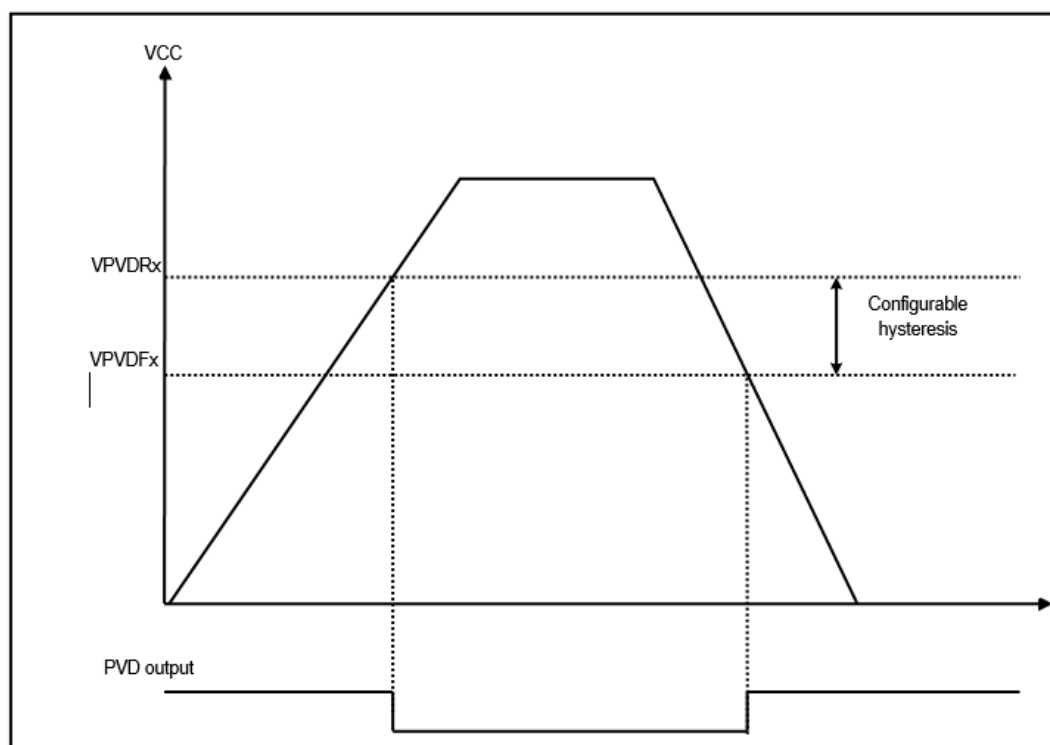
图 6 POR/PDR/BOR 阈值



5.5.2.3. 电压检测 (PVD)

Programmable Voltage detector (PVD) 模块可以用来检测 VCC 电源（也可以检测 PB7 引脚的电压），检测点可通过寄存器进行配置。当 VCC 高于或者低于 PVD 的检测点时，产生相应的复位标识。该事件内部连接到 EXTI 的 line 16，取决于 EXTI line 16 上升/下降沿配置，当 VCC 上升超过 PVD 的检测点，或者 VCC 降低到 PVD 的检测点以下，产生中断，在中断服务程序中用户可以进行紧急的 shutdown 任务。

图 7 PVD 阈值



5.5.3. 电压调节器

芯片设计两个电压调节器：

- MR (Main regulator) 在芯片正常运行状态时保持工作。
- LPR (low power regulator) 在 stop 模式下，提供更低功耗的选择。

5.5.4. 低功耗模式

芯片在正常的运行模式之外，有 2 个低功耗模式：

- Sleep mode: CPU 时钟关闭 (NVIC, SysTick 等工作)，外设可以配置为保持工作。（建议只使能 必须工作的模块，在模块工作结束后关闭该模块）
- Stop mode: 该模式下 SRAM 和寄存器的内容保持，HSI 和 HSE 关闭，VDD 域下大部分模块的时钟都被停掉。GPIO, PVD, COMP output, RTC 和 LPTIM 可以唤醒 stop 模式。

5.6. 复位

芯片内设计两种复位，分别是：电源复位和系统复位。

5.6.1. 电源复位

电源复位在以下几种情况下产生：

- 上下电复位 (POR/PDR)
- 欠压复位 (BOR)

5.6.2. 系统复位

当产生以下事件时，产生系统复位：

- NRSTpin 的复位
- 窗口看门狗复位(WWDG)
- 独立看门狗复位(IWDG)
- SYSRESETREQ 软件复位
- option byte load 复位 (OBL)
- 电源复位 (POR/PDR、BOR)

5.7. 通用输入输出 GPIO

每个 GPIO 都可以由软件配置为输出 (push-pull 或者 open drain)，输入 (floating, pull-up/down, analog)，外设复用功能，锁定机制会冻结 I/O 口配置功能。

5.8. DMA

直接存储器存取(DMA)用来提供在外设和存储器之间或者存储器和存储器之间的高速数据传输。DMA 控制器有 3 条 DMA 通道，每条通道负责管理来自 1 个或者多个外设对存储器访问的请求。DMA 控制器包括处理 DMA 请求的仲裁器，用于处理各个 DMA 请求的优先级。

DMA 支持循环的缓冲器管理，消除了当控制器到达缓冲器末端时需要干预用户代码。

每个通道都直接连接专用的硬件 DMA 请求，每个通道都同样支持软件触发。这些功能通过软件来配置。

DMA 可用于主要外设:SPI, I2C, USART, 所有 TIMx 计时器(除了 TIM14 和 LPTIM)和 ADC。

5.9. 中断

MS1643 通过 Cortex-M0+处理器内嵌的矢量中断控制器(NVIC)和一个扩展中断/事件控制器(EXTI)来处理异常。

5.9.1. 中断控制器 NVIC

NVIC 是 Cortex-M0+处理器内部紧耦合 IP。NVIC 可以处理来自处理器外部的 NMI (不可屏蔽中断) 和可屏蔽外部中断，以及 Cortex-M0+内部异常。NVIC 提供了灵活的优先级管理。处理器核心与 NVIC 的紧密耦合大大减少了中断事件和相应中断服务例程(ISR)启动之间的延迟。ISR 向量列在一个向量表中，存储在 NVIC 的一个基址地址。要执行的 ISR 的向量地址是由向量表基址和用作偏移量的 ISR 序号组成的。

如果高优先级的中断事件发生，而低优先级的中断事件刚好在等待响应，稍后到达的高优先级的中断事件将首先被响应。另一种优化称为尾链 (tail-chaining)。当从一个高优先级的 ISR 返回时，然后启动一个挂起的低优先级的 ISR，将跳过不必要的处理器上下文的压栈和弹栈。这减少了延迟，提高了电源效率。

NVIC 特性：

- 低延时中断处理
- 4 级中断优先级
- 支持 1 个 NMI 中断
- 支持 32 个可屏蔽外部中断

- 支持 10 个 Cortex-M0+ 异常
- 高优先级中断可打断低优先级中断响应
- 支持尾链(tail-chaining)优化
- 硬件中断向量检索

5.9.2. 扩展中断 EXTI

EXTI 增加了处理物理线事件的灵活性，并在处理器从 stop 模式唤醒时产生唤醒事件。

EXTI 控制器有多个通道，包括最多 16 个 GPIO，1 个 PVD 输出，2 个 COMP 输出，以及 RTC 和 LPTIM 唤醒信号。其中 GPIO，PVD，COMP 可以配置上升沿、下降沿或双沿触发。任何 GPIO 信号通过选择信号配置为 EXTI0~15 通道。

每个 EXTI line 都可以通过寄存器独立屏蔽。

EXTI 控制器可以捕获比内部时钟周期短的脉冲。

EXTI 控制器中的寄存器锁存每个事件，即使是在 stop 模式下，处理器从停止模式唤醒后也能识别唤醒的来源，或者识别引起中断的 GPIO 和事件。

5.10. 模数转换器 ADC

芯片具有 1 个 12 位的 SARADC。该模块共有最多 10 个要被测量的通道，包括 8 个外部通道和 2 个内部通道。各通道的转换模式可以设定为单次、连续、扫描、不连续模式。转换结果存储在左对齐或者右对齐的 16 位数据寄存器中。

模拟 watchdog 允许应用检测是否输入电压超出了用户定义的高或者低阈值。

ADC 实现了在低频率下运行，可获得很低的功耗。

在采样结束，转换结束，连续转换结束，模拟 watchdog 时转换电压超出阈值时产生中断请求。

5.11. 比较器(COMP)

芯片内集成通用比较器 (general purpose comparators) COMP，也可以与 timer 组合在一起使用。比较器可以被如下使用：

- 被模拟信号触发，产生低功耗模式唤醒功能
- 模拟信号调节
- 当与来自 timer 的 PWM 输出连接时，Cycle by cycle 的电流控制回路

5.11.1. COMP 主要特性

- 每个比较器有可配置的正或者负输入，以实现灵活的电压选择
 - ◆ 多路 I/O pin
 - ◆ 电源 VCC
 - ◆ 温度传感器的输出
 - ◆ 内部参考电压和通过分压提供的 3 个分数值 (1/4、1/2、3/4)
- 迟滞功能可配置

- 可编程的速度和功耗
- 输出可以被连接到 I/O 或者 timer 的输入作为触发
 - ◆ OCREF_CLR 事件 (cycle by cycle 的电流控制)
 - ◆ 为快速 PWM shutdown 的刹车

每个 COMP 具有中断产生能力, 用作芯片从低功耗模式 (sleep 和 stop 模式) 的唤醒 (通过 EXTI)

5.12. 定时器

MS1643 不同定时器的特性如下表所示:

表 5 定时器特性

类型	Timer	位宽	计数方向	预分频	DMA	捕获/比较通道	互补输出
高级定时器	TIM1	16 位	上, 下, 中央对齐	1~65536	支持	4	3
通用定时器	TIM3	16-位	上, 下, 中央对齐	1~65536	支持	4	-
	TIM14	16-位	上	1~65536	-	1	-
	TIM16,TIM17	16-位	上	1~65536	支持	1	1

5.12.1. 高级定时器

高级定时器 (TIM1) 由 16 位被可编程分频器驱动的自动装载计数器组成。它可以被用作各种场景, 包括: 输入信号 (输入捕获) 的脉冲长度测量, 或者产生输出波形 (输出比较、输出 PWM、带死区插入的互补 PWM)。

TIM1 包括 4 个独立通道, 用作:

- 输入捕获
- 输出比较
- PWM 产生 (边缘或者中心对齐模式)
- 单脉冲模式输出 如果 TIM1 配置为标准的 16 位计时器, 则它具有与 TIMx 计时器相同的特性。

如果配置为 16 位 PWM 发生器, 则具有全调制能力(0-100%)。

在 MCU debug 模式, TIM1 可以冻结计数。

具有相同架构的 timer 特性共享, 因此 TIM1 可以通过计时器链接功能与其他计时器一起工作, 以实现同步或事件链接。

TIM1 支持 DMA 功能。

5.12.2. 通用定时器

5.12.2.1. TIM3

TIM3 通用定时器是由 16 位可编程分频器驱动的 16 位自动重载计数器构成。具有 4 个独立的通道, 每个用于输入捕获/输出比较, PWM 或者单脉冲模式输出。TIM3 可以通过计时器链接功能与 TIM1 一起工作。TIM3

支持 DMA 功能。TIM3 能够处理正交(增量)编码器信号和数字输出从 1 到 3 霍尔效应传感器。在 MCU debug 模式，TIM3 可以冻结计数。

5.12.2.2. TIM14

通用定时器 TIM14 由可编程预分频器驱动的 16 位自动装载计数器构成。TIM14 具有 1 个独立通道用于输入捕获/输出比较，PWM 或者单脉冲模式输出。在 MCU debug 模式，TIM14 可以冻结计数。

5.12.2.3. TIM16/TIM17

TIM16 和 TIM17 由可编程预分频器驱动的 16 位自动装载计数器构成。TIM16/TIM17 具有 1 个独立通道用于输入捕获/输出比较，PWM 或者单脉冲模式输出。

TIM16/TIM17 具有带死区的互补输出。

TIM16/TIM17 支持 DMA 功能。

在 MCU debug 模式，TIM16/TIM17 可以冻结计数。

5.12.3. 低功耗定时器

LPTIM 为 16 位向上计数器，包含 3 位预分频器。只支持单次计数。

LPTIM 可以配置为 stop 模式唤醒源。

在 MCU debug 模式，LPTIM 可以冻结计数值。

5.12.4. IWDG

高安全级别、时序精确及灵活使用的特点。IWDG 发现并解决由于软件失效造成的功能混乱，并在计数器达到指定的 timeout 值时触发系统复位。

IWDG 由 LSI 提供时钟，这样即使主时钟 Fail，也能保持工作。

IWDG 最适合需要 watchdog 作为主应用之外的独立过程，并且无很高的时序准确度限制的应用。

通过 option byte 的控制，可以使能 IWDG 硬件模式。

IWDG 是 stop 模式的唤醒源，以复位的方式唤醒 stop 模式。

在 MCU debug 模式，IWDG 可以冻结计数值。

5.12.5. WWDG

芯片内集成了一个 Independent watchdog（简称 IWDG），该模块具有系统窗口看门狗是基于一个 7 位的下行计数器，可以设置为自由运行。当出现问题时，它可以作为一个看门狗来复位系统。计数时钟为 APB 时钟(PCLK)。它具有预警中断能力，计数器可以在 MCU debug 模式下被冻结。

5.12.6. SysTick timer

SysTick 计数器专门用于实时操作系统（RTOS），但也可以用作标准的向下计数器。SysTick 特性：

24bit 向下计数

自装载能力

计数器记到 0 时可产生中断（可屏蔽）



5.13. 实时时钟 RTC

实时时钟是一个独立的定时器。RTC 模块拥有一组连续计数的计数器，在相应软件配置下，可提供时钟日历的功能。修改计数器的值可以重新设置系统当前的时间和日期。

RTC 为预分频系数最高为 220 的 32 位可编程计数器。

RTC 计数器时钟源可以为 LSI，可以作为 stop 唤醒源。

RTC 可以产生闹钟中断，秒中断和溢出中断（可屏蔽）。

RTC 支持时钟 calibration。

在 MCU debug 模式，RTC 可以冻结计数。

5.14. I2C 接口

I2C(inter-integrated circuit)总线接口连接微控制器和串行 I2C 总线。它提供多主机功能，控制所有 I2C 总线特定的顺序、协议、仲裁和时序。支持标准（Sm）、快速（Fm）。

I2C 特性：

- Slave 和 master 模式
- 多主机功能：可以做 master，也可以做 slave
- 支持不同通讯速度
 - ◆ 标准模式（Sm）：高达 100kHz
 - ◆ 快速模式（Fm）：高达 400kHz
- 作为 Master
 - ◆ 产生 Clock
 - ◆ Start 和 Stop 的产生
- 作为 slave
 - ◆ 可编程的 I2C 地址检测
 - ◆ Stop 位的发现
- 7 位寻址模式
- 通用广播（General call）
- 状态标志位
 - ◆ 发送/接收模式标志位
 - ◆ 字节传输完成标志位
 - ◆ I2C busy 标志位
- 错误标志位
 - ◆ Master arbitration loss
 - ◆ 地址/数据传输后的 ACK failure
 - ◆ Start/Stop 错误
 - ◆ Overrun/Underrun(时钟拉长功能 disable)
- 可选的时钟拉长功能
- 具备 DMA 能力的单字节 buffer

- 软件复位
- 模拟噪声滤波功能

5.15. 通用同步异步收发器 USART

MS1643 包含 2 个 USART，2 个功能完全一致。

通用同步异步收发器(USART)提供了一种灵活的方法与使用工业标准 NRZ 异步串行数据格式的外部设备之间进行全双工数据交换。USART 利用分数波特率发生器提供宽范围的波特率选择。

它支持同步单向通信和半双工单线通信，它还允许多处理器通信。

支持自动波特率检测。

使用多缓冲器配置的 DMA 方式，可以实现高速数据通信。

USART 特性：

- 全双工异步通信
- NRZ 标准格式
- 可配置 16 倍或者 8 倍过采样，增加在速度和时钟容忍度的灵活性
- 发送和接收共用的可编程波特率，最高达 4.5Mbit/s
- 自动波特率检测
- 可编程的数据长度 8 位或者 9 位
- 可配置的停止位（1 或者 2 位）
- 同步模式和为同步通讯的时钟输出功能
- 单线半双工通讯
- 独立的发送和接收使能位
- 硬件流控制
- 通过 DMA 缓冲接收/发送字节
- 检测标志
 - ◆ 接收 buffer 满
 - ◆ 发送 buffer 空
 - ◆ 传输结束
- 奇偶校验控制
 - ◆ 发送校验位
 - ◆ 对接收数据进行校验
- 带标志的中断源
 - ◆ CTS 改变
 - ◆ 发送寄存器空
 - ◆ 发送完成
 - ◆ 接收数据寄存器满
 - ◆ 检测到总线空闲
 - ◆ 溢出错误
 - ◆ 帧错误

- ◆ 噪音操作
- ◆ 检测错误
- 多处理器通信
 - ◆ 如果地址不匹配，则进入静默模式
- 从静默模式唤醒：通过空闲检测和地址标志检测

5.16. 串行外设接口 SPI

MS1643 包含 1 个 SPI。

串行外设接口(SPI)允许芯片与外部设备以半双工、全双工、单工同步的串行方式通信。此接口可以被配置成主模式，并为外部从设备提供通信时钟(SCK)。接口还能以多主配置方式工作。

SPI 特性如下：

- Master 或者 slave 模式
- 3 线全双工同步传输
- 2 线半双工同步传输（有双向数据线）
- 2 线单工同步传输（无双向数据线）
- 8 位或者 16 位传输帧选择
- 支持多主模式
- 8 个主模式波特率预分频系数（最大为 fPCLK/4）
- 从模式频率（最大为 fPCLK/4）
- 主模式和从模式下均可以由软件或硬件进行 NSS 管理：主/从操作模式的动态改变
- 可编程的时钟极性和相位
- 可编程的数据顺序，MSB 在前或 LSB 在前
- 可触发中断的专用发送和接收标志
- SPI 总线忙状态标志
- Motorola 模式
- 可引起中断的主模式故障、过载
- 2 个具备 DMA 能力的 32bit Rx 和 Tx FIFOs

5.17. SWD

ARM SWD 接口允许串口调试工具连接到 MS1643。

5.18. 功耗模式

出于应用开发的方便，MS1643 在设计上将蓝牙模块和 MCU 相关模块做了独立设计，从而在工作状态上分开独立定义。开发者可以根据实际应用来组合产品的功耗模式。

表 6 芯片工作状态

模式	描述
蓝牙收发模块	
Standby	完全休眠状态，可被 MCU 唤醒，功耗最低
Sleep	模块内部定时器在工作，可以定时自发苏醒，功耗次低
Idle	在收发工作的间隙，全部模块蓄势待发，低功耗
Tx	持续发射射频信号，功耗最高之一
Rx	持续接收射频信号，功耗最高之一
MCU 相关模块	
Run	在正常工作状态
Sleep	CPU 时钟关闭（NVIC，SysTick 等工作），外设可以配置为保持工作
Stop	SRAM 和寄存器的内容保持，HSI 和 HSE 关闭，VDD 域下大部分模块的时钟都被停掉

5.19. 电源管理

MS1643 只有一根 VDD 引脚，内部同时给 MCU 和内嵌的模拟射频前端使用。如果 VDD 超过 3.6V，便很可能对射频收发器造成永久损害的。

警告：如 MCU 的 IO 引脚被连接到高于 VDD 的电压并且高于 3.6V，则此高电压有可能从 MCU GPIO 端口反灌至 MCU，及至射频收发器的 VDD 端口上，对射频收发器造成永久损害的。

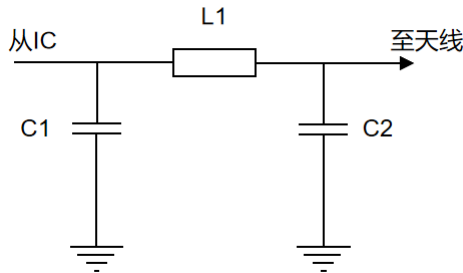
5.20. 振荡器

外置的 16MHz 的晶体连接到芯片的 XO 和 XI 引脚，通过内部的振荡电路，为射频模块内部的锁相环提供参考时钟。对于 MCU，工作时钟源可以选择内置的 HSI 或外接晶 LRC，也可以通过 PF0 和 PF1 选择外部晶体(HSE 模式)。蓝牙射频模块与 MCU 的振荡器和时钟源是相互独立的。

5.21. 天线匹配电路

电路板上的天线匹配电路不仅仅可以大幅度提高蓝牙射频信号的收发质量，同时，对于行业或地域的无线电安规要求也是必不可少的。在实际中，可以通过调节匹配电路的各个元器件的参数，来达到最好的效果。

图 8. 芯片天线部分的匹配电路



6. 电气特性

6.1. 测试条件

除非特殊说明，所有的电压都以 VSS 为基准

6.1.1. 最小值和最大值

除非特殊说明，通过在环境温度 $TA=25^{\circ}\text{C}$ 和 $TA=TA(\text{max})$ 下进行的芯片量产测试筛选，保证在最坏的环境温度、供电电压和时钟频率条件下达到最小值和最大值。基于表格下方注解的电特性结果、设计仿真和/或工艺参数的数据，未在生产中进行测试。最小和最大数值参考了样品测试，取平均值再加或者减三倍的标准偏差。

6.1.2. 典型值

除非特殊说明，典型数据是基于 $TA=25^{\circ}\text{C}$ 和 $VCC=3.3\text{V}$ 。这些数据仅用于设计指导未经过测试。典型的 ADC 精度数值是通过对一个标准批次的采样，在所有温度范围下测试得到，95% 的芯片误差小于等于给出的数值。

6.2. 绝对最大额定值

如果加在芯片上超过以下表格给出的绝对最大值，可能会导致芯片永久性的损坏。这里只是列出了所能承受的强度分等，并不意味着在此条件下器件的功能操作无误。长时间工作在最大值条件下可能影响芯片的可靠性。

表 7 电压特性(1)

符号	描述	最小值	最大值	单位
VCC	外部主供电电源	-0.3	6.25	V
VIN	其他 Pin 的输入电压	-0.3	VCC+0.3	V

(1) 电源 VCC 和地 VSS 引脚必须始终连接到外部允许范围内的供电系统上。

表 8 电流特性

符号	描述	最大值	单位
I _{VCC}	流进 VCC pin 的总电流(供应电流) ⁽¹⁾	100	mA
I _{VSS}	流出 VSS pin 的总电流(流出电流) ⁽¹⁾	100	
I _{IO(PIN)}	COM IO 的输出灌电流	20	
	所有 IO 的拉电流	-20	

(1)电源 VCC 和地 VSS 引脚必须始终连接到外部允许范围内的供电系统上。

表 9 温度特性

符号	描述	数值	单位
TSTG	存储温度范围	-65~+150	°C
TO	工作温度范围	-40~+85	°C

6.3. 工作条件

6.3.1. 通用工作条件

表 10 通用工作条件

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部 AHB 时钟频率	-	0	32	MHz
f _{PCLK}	内部 APB 时钟频率	-	0	32	MHz
VCC	标准工作电压	-	1.7	5.5	V
VIN	IO 输入电压	-	-0.3	VCC+0.3	V
TA	环境温度	-	-40	85	°C
TJ	结温	-	-40	90	°C

6.3.2. 上下电工作条件

表 11 上电和掉电工作条件

符号	参数	条件	最小值	最大值	单位
t _{VCC}	VCC 上升速率	-	0	∞	us/V
	VCC 下降速率	-	20	∞	

6.3.3. 内嵌复位和 LVD 模块特性

表 12 内嵌复位模块特性

符号	参数	条件	最小值	典型值	最大值	单位
$t_{RSTTEMPO}^{(1)}$	复位重置时间	-	-	4.0	7.5	ms
VPOR/ PDR	POR/PDR 复位阈值	上升沿	1.50(2)	1.60	1.70	V
		下降沿	1.45(1)	1.55	1.65(2)	V
VBOR1	BOR 阈值 1	上升沿	1.70(2)	1.80	1.90	V
		下降沿	1.60	1.70	1.80(2)	V
VBOR2	BOR 阈值 2	上升沿	1.90(2)	2.00	2.10	V
		下降沿	1.80	1.90	2.00(2)	V
VBOR3	BOR 阈值 3	上升沿	2.10(2)	2.20	2.30	V
		下降沿	2.00	2.10	2.20(2)	V
VBOR4	BOR 阈值 4	上升沿	2.30(2)	2.40	2.50	V
		下降沿	2.20	2.30	2.40(2)	V
VBOR5	BOR 阈值 5	上升沿	2.50(2)	2.60	2.70	V
		下降沿	2.40	2.50	2.60(2)	V
VBOR6	BOR 阈值 6	上升沿	2.70(2)	2.80	2.90	V
		下降沿	2.60	2.70	2.80(2)	V
VBOR7	BOR 阈值 7	上升沿	2.90(2)	3.00	3.10	V
		下降沿	2.80	2.90	3.00(2)	V
VBOR8	BOR 阈值 8	上升沿	3.10(2)	3.20	3.30	V
		下降沿	3.00	3.10	3.20(2)	V
VPVD0	PVD 阈值 0	上升沿	1.70(2)	1.80	1.90	V
		下降沿	1.60	1.70	1.80(2)	V
VPVD1	PVD 阈值 1	上升沿	1.90(2)	2.00	2.10	V
		下降沿	1.80	1.90	2.00(2)	V
VPVD2	PVD 阈值 2	上升沿	2.10(2)	2.20	2.30	V
		下降沿	2.00	2.10	2.20(2)	V
VPVD3	PVD 阈值 3	上升沿	2.30(2)	2.40	2.50	V
		下降沿	2.20	2.30	2.40(2)	V

		下降沿	2.20	2.30	2.40(2)	V
VPVD4	PVD 阈值 4	上升沿	2.50(2)	2.60	2.70	V
		下降沿	2.40	2.50	2.60(2)	V
VPVD5	PVD 阈值 5	上升沿	2.70(2)	2.80	2.90	V
		下降沿	2.60	2.70	2.80(2)	V
VPVD6	PVD 阈值 6	上升沿	2.90(2)	3.00	3.10	V
		下降沿	2.80	2.90	3.00(2)	V
VPVD7	PVD 阈值 7	上升沿	3.10(2)	3.20	3.30	V
		下降沿	3.00	3.10	3.20(2)	V
V _{POR_PDR_hyst} ⁽¹⁾	POR/PDR 迟滞电压	-		50		mV
V _{PVD BOR_hyst} ⁽¹⁾	PVD 迟滞电压			100		mV
I _{dd} (PVD)	PVD 功耗			0.6		uA
I _{dd} (BOR)	BOR 功耗			0.6		uA

(1)由设计保证，不在生产中测试。

(2)数据基于考核结果，不在生产中测试。

6.3.4. 工作电流特性

表 13 运行模式电流

符号	条件						典型值(1)	最大值	单位
	系统时钟	频率	代码	运行	外设时钟	FLASH sleep			
IDD(run)	HSI	24MHz	While(1)	Flash	ON	DISABLE	1.5	-	mA
					OFF	DISABLE	0.9	-	
		16MHz			ON	DISABLE	1.1	-	
					OFF	DISABLE	0.7	-	
		8MHz			ON	DISABLE	0.7	-	
					OFF	DISABLE	0.5	-	
		4MHz			ON	DISABLE	0.5	-	
					OFF	DISABLE	0.35	-	
	LSI	32.768kHz			ON	DISABLE	170	-	uA
					OFF	DISABLE	170	-	

	LSI	32.768kHz		ON	ENABLE	95	-	uA
				OFF	ENABLE	95	-	

(1)数据基于考核结果，不在生产中测试。

表 14 sleep 模式电流

符号	条件				典型值(1)	最大值	单位
	系统时钟	频率	外设时钟	FLASH sleep			
IDD(sleep)	HSI	24MHz	ON	DISABLE	1	-	mA
			OFF	DISABLE	0.6	-	mA
		16MHz	ON	DISABLE	0.75	-	mA
			OFF	DISABLE	0.5	-	mA
		8MHz	ON	DISABLE	0.5	-	mA
			OFF	DISABLE	0.35	-	mA
		4MHz	ON	DISABLE	0.4	-	mA
			OFF	DISABLE	0.35	-	mA
	LSI	32.768kHz	ON	DISABLE	170	-	uA
			OFF	DISABLE	170	-	uA
	LSI	32.768kHz	ON	ENABLE	95	-	uA
			OFF	ENABLE	96	-	uA

(1)数据基于考核结果，不在生产中测试。

表 15 stop 模式电流

符号	条件					典型值(1)	最大值	单位
	VCC	VDD	MR/LPR	LSI	外设时钟			
IDD(stop)	1.7~5.5V	1.2V	MR	-	-	70	-	uA
		1.2V	LPR	ON	RTC+ IWDG+ LPTIM	6	-	
					IWDG	6	-	
					LPTIM	6	-	
					RTC	6	-	
				OFF	No	6	-	
					RTC+ IWDG+ LPTIM	4.5	-	
					IWDG	4.5	-	

		1.0V	ON	LPTIM	4.5	-	
				RTC	4.5	-	
			OFF	No	4.5	-	

(1)数据基于考核结果，不在生产中测试。

6.3.5. 低功耗模式唤醒时间

表 16 低功耗模式唤醒时间

符号	参数(1)		条件	典型值(2)	最大值	单位
TWUSLEEP	Sleep 的唤醒时间		-	1.65		us
TWUSTOP	Stop 的唤醒时间	MR 供电	Flash 中执行程序, HSI(24Mhz)作为系统时钟	3.5		us
		LPR 供电	Flash 中执行程序, HSI 作为系统时钟	VDD=1.2V	6	us
				VDD=1.0V	6	

(1)唤醒时间的测量是从唤醒时间开始至用户程序读取第一条指令。

(2)数据基于考核结果，不在生产中测试。

6.3.6. 外部时钟源特性

6.3.6.1. 外部高速时钟

在 HSE 的 bypass 模式(RCC_CR 的 HSEBYP 置位), 芯片内的高速起振电路停止工作, 相应的 IO 作为标准的 GPIO 使用。

图 9 外部高速时钟时序图

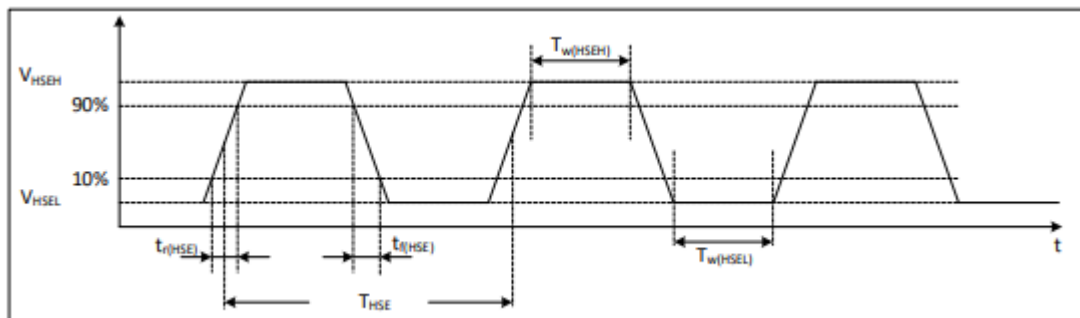


表 17 外部高速时钟特性

符号	参数(1)	最小值	典型值	最大值	单位
f _{HSE_ext}	用户外部时钟频率	0	8	32	MHz
V _{HSEH}	输入引脚高电平电压	0.7VCC		VCC	V
V _{HSEL}	输入引脚低电平电压	Vss		0.3VCC	

$t_{W(HSEH)}$	输入高或低的时间	15			ns
$t_{W(HSEL)}$					
$t_{r(HSE)}$	输入上升/下降的时间	-		20	ns
$t_{f(HSE)}$					

(1) 由设计保证，不在生产中测试。

6.3.6.2. 蓝牙收发模块的工作电流特性

下列所有数据除特别列明外，皆于 VDD=3.0V，Ta = 25 oC 之条件下获得。

表 18 蓝牙收发模块的工作电流

符号	参数		条件	最小值	典型值	最大值	单位
I _{STDBY}	STANDBY		待机		2		uA
I _{RX}	RX		持续接收		18		mA
I _{TX3}	TX	+3 dBm	载波发射		26		mA
I _{TX0}		0 dBm	载波发射		20		mA
I _{TX-3}		-3 dBm	载波发射		18		mA

6.3.7. 内部高频时钟源 HSI 特性

表 19 内部高频时钟源特性

符号	参数	条件		最小值	典型值	最大值	单位
$f_{HSI}^{(3)}$	HSI 频率	TA=25°C, VCC=3.3V	校准前	23.28 ⁽²⁾	24	24.72 ⁽²⁾	MHz
				21.46 ⁽²⁾	22.12	22.78 ⁽²⁾	MHz
				15.52 ⁽²⁾	16	16.48 ⁽²⁾	MHz
				7.76 ⁽²⁾	8	8.24 ⁽²⁾	MHz
				3.88 ⁽²⁾	4	4.12 ⁽²⁾	MHz
			校准后	23.83 ⁽²⁾	24	24.17 ⁽²⁾	MHz
				21.97 ⁽²⁾	22.12	22.27 ⁽²⁾	MHz
				15.89 ⁽²⁾	16	16.11 ⁽²⁾	MHz
				7.94 ⁽²⁾	8	8.06 ⁽²⁾	MHz
				3.97 ⁽²⁾	4	4.03 ⁽²⁾	MHz
		VCC=1.7V~5.5V, TJ=0C~85C		-4 ⁽²⁾		4 ⁽²⁾	%

$\Delta\text{Temp}(\text{HSI})$	HSI 频率 温度 漂移	VCC=1.7V~5.5V, T _J =-40C~85C	校准前	-6(2)		4(2)	%
		VCC=1.7V~5.5V, T _J =0C~85C	校准后	-2(2)		2(2)	%
		VCC=1.7V~5.5V, T _J =-40C~85C		-4(2)		2(2)	%
f _{TRIM} ⁽¹⁾	HSI 微调 精度				0.1		%
D _{HSI} ⁽¹⁾	占空 比			45(1)		55(1)	%
t _{Stab} (HSI)	HSI 稳定 时间				2	4(1)	us
I _{DD} (HSI) ⁽²⁾	HSI 功耗		4 MHz		100		uA
			8MHz		105		uA
			16MHz		150		uA
			22.12MHz, 24MHz		180		uA

(1)由设计保证, 不在生产中测试。

(2)数据基于考核结果, 不在生产中测试。

(3)HSI 频率经过校准后, 精度可以保证在±7‰。

6.3.8. 内部低频时钟源 LSI 特性

表 20 内部低频时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{LSI}	LSI 频率	TA=25°C, VCC=3.3V	-1		+1	%
$\Delta\text{Temp}(\text{LSI})$	LSI 频率温度漂移	VCC=1.6V~5.5V T _J =0C~70C	-10(2)		10(2)	%
		VCC=1.6V~5.5V, T _J =-40C~85C	-20(2)		20(2)	%
f _{TRIM} ⁽¹⁾	LSI 微调精度			0.2		%

$t_{\text{stab}}(\text{LSI})^{(1)}$	LSI 稳定时间			150		us
$I_{\text{DD}}(\text{LSI})^{(1)}$	LSI 功耗			210		nA

(1)由设计保证，不在生产中测试。

(2)数据基于考核结果，不在生产中测试。

6.3.9. 存储器特性

表 21 存储器特性

符号	参数	条件	典型值	最大值(1)	单位
t_{prog}	Page program	-	1.0	1.5	ms
t_{ERASE}	Page/sector/mass erase	-	3.0	4.5	ms
IDD	Page programe		2.1	2.9	mA
	Page/sector/mass erase		2.1	2.9	mA

(1)由设计保证，不在生产中测试。

表 22 存储器擦写次数和数据保持

符号	参数	条件	最小值(1)	单位
N_{END}	擦写次数	$TA = -40\sim 85^{\circ}\text{C}$	100	kcycle
t_{RET}	数据保持期限	10 kcycle $TA = 55^{\circ}\text{C}$	20	Year

(1)数据基于考核结果，不在生产中测试。

6.3.10. EFT 特性

符号	参数	条件	等级	典型值	单位
EFT to IO		IEC61000-4-4	B	2	KV
EFT to Power		IEC61000-4-4	B	4	KV

6.3.11. 端口特性

表 23 IO 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平电压	$V_{\text{CC}}=1.7\text{V}\sim 5.5\text{V}$	$0.7V_{\text{CC}}$			V
V_{IL}	输入低电平电压	$V_{\text{CC}}=1.7\text{V}\sim 5.5\text{V}$			$0.3V_{\text{CC}}$	V
$V_{\text{hys}}^{(1)}$	斯密特迟滞电压			200		mV
$I_{\text{lk}}g$	输入漏电流				1	uA

RPU	上拉电阻		30	50	70	kΩ
RPD	下拉电阻		30	50	70	kΩ
CIO(1)	引脚电容			5		pF

(1) 由设计保证，不在生产中测试。

表 24 输出电压特性

符号	参数(1)	条件	最小值	最大值	单位
VOL	COM IO 输出低电平	IOL = 8 mA, VCC ≥ 2.7 V	-	0.4	V
VOL		IOL = 4 mA, VCC = 1.8 V	-	0.5	V
VOH	COM IO 输出高电平	IOH = 8 mA, VCC ≥ 2.7 V	VCC - 0.4	-	V
VOH		IOH = 4 mA, VCC = 1.8 V	VCC - 0.5	-	V

(1) IO 类型可参考引脚定义的术语和符号。

6.3.12. NRST 引脚特性

表 25 NRST 管脚特性

符号	参数	条件	最小值	典型值	最大值	单位
VIH	输入高电平电压	VCC=1.7V~5.5V	0.7VCC			V
VIL	输入低电平电压	VCC=1.7V~5.5V			0.2VCC	V
Vhys(1)	斯密特迟滞电压			300		mV
I _{lkg}	输入漏电流				1	uA
RPU (1)	上拉电阻		30	50	70	kΩ
RPD (1)	下拉电阻		30	50	70	kΩ
CIO	引脚电容			5		pF

(1) 由设计保证，不在生产中测试。

6.3.13. ADC 特性

表 26 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
IDD	功耗	@0.75MSPS		1.0		mA
C _{IN} (1)	内部采样和保持电容			5		pF
F _{ADC}	转换时钟频率	VCC=1.7~2.3V	1	4	6(2)	MHz
		VCC=2.3~5.5V	1	8	12(2)	MHz

$T_{\text{samp}}^{(1)}$		VCC=1.7~2.3V	0.2			us
		VCC=2.3~5.5V	0.1			us
$T_{\text{conv}}^{(1)}$				12*Tclk		
$T_{\text{eoc}}^{(1)}$				0.5*Tclk		
DNL ⁽²⁾				±2		LSB
INL ⁽²⁾				±3		LSB
Offset ⁽²⁾				±2		LSB

(1) 由设计保证，不在生产中测试。

(2) 数据基于考核结果，不在生产中测试。

6.3.14. 比较器特性

表 27 比较器特性(1)

符号	参数	条件		最小值	典型值	最大值	单位
VIN	Input voltage range			0		VCC	V
VBG	Scale input voltage			VREFINT			V
VSC	Scaler offset voltage				±5	±10	mV
I _{DD(SCALER)}	Scaler static consumption				0.8	1	uA
t _{START_SCALER}	Scaler startup time				100	200	us
t _{START}	Startup time to reach propagation delay specification	High-speed mode				5	us
		Medium-speed mode				15	
t _D	Propagation delay	200mV step; 100mV overdrive	High-speed mode		40	70	ns
			Medium-speed mode		0.9	2.3	us
		>200mV step; 100mV overdrive	High-speed mode			85	ns
			Medium-speed mode			3.4	us
Voffset	Offset error				±5		mV
V _{hys}	hysteresis	No hysteresis			0		mV
		With hysteresis			20		

IDD	consumption	Medium-speed mode; No deglitcher	Static		5		uA
			With 50kHz and $\pm 100\text{mv}$ over-drive square signal		6		uA
		Medium-speed mode; With de-glitcher	Static		7		uA
			With 50kHz and $\pm 100\text{mv}$ over-drive square signal		8		uA
		High-speed mode; No deglitcher	Static		250		uA
			With 50kHz and $\pm 100\text{mv}$ over-drive square signal		250		uA

(1) 由设计保证，不在生产中测试。

6.3.15. 温度传感器特性

表 28 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
$T_L^{(1)}$	VTS linearity with temperature		± 1	± 2	$^{\circ}\text{C}$
Avg_Slope ⁽¹⁾	Average slope	2.3	2.5	2.7	mV/ $^{\circ}\text{C}$
V_{30}	Voltage at $30^{\circ}\text{C} (\pm 5^{\circ}\text{C})$	0.742	0.76	0.785	V
$t_{\text{START}}^{(1)}$	Start-up time entering in continuous mode		70	120	us
$t_{\text{S_temp}}^{(1)}$	ADC sampling time when reading the temperature	9			us

(1) 由设计保证，不在生产中测试。

(2) 数据基于考核结果，不在生产中测试。

6.3.16. 内置参考电压特性

表 29 内置参考电压特性

符号	参数	最小值	典型值	最大值	单位
----	----	-----	-----	-----	----

VREFINT	Internal reference voltage	1.17	1.2	1.23	V
Tstart_vrefint	Start time of internal reference voltage		10	15	us
Tcoeff	Temperature coefficient			100(1)	ppm/°C
Ivcc	Current consumption from VCC		12	20	uA

(1) 由设计保证，不在生产中测试。

6.3.17. 定时器特性

表 30 定时器特性

符号	参数	条件	最小值	最大值	单位
tres(TIM)	Timer resolution time	-	1		tTIMxCLK
		fTIMxCLK = 32MHz	20.833		ns
fEXT	Timer external clock frequency on CH1 to CH4	-		fTIMxCLK/2	MHz
		fTIMxCLK = 32MHz		24	
Restim	Timer resolution	TIM1/3/14/16/17		16	Bit
tCOUNTER	16-bit counter clock period		1	65536	tTIMxCLK
		fTIMxCLK = 32MHz	0.020833	1365	us

表 31 LPTIM 特性(时钟选择 LSI)

预分频	PRESC [2:0]	最小溢出值	最大溢出值	单位
/1	0	0.0305	1998.848	ms
/2	1	0.0610	3997.696	
/4	2	0.1221	8001.9456	
/8	3	0.2441	15997.3376	
/16	4	0.4883	32001.2288	
/32	5	0.9766	64002.4576	
/64	6	1.9531	127998.3616	
/128	7	3.9063	256003.2768	

表 32 IWDG 特性(时钟选择 LSI)

预分频	PR[2:0]	最小溢出值	最大溢出值	单位
-----	---------	-------	-------	----

/4	0	0.122	499.712	ms
/8	1	0.244	999.424	
/16	2	0.488	1998.848	
/32	3	0.976	3997.696	
/64	4	1.952	7995.392	
/128	5	3.904	15990.784	
/256	6 or 7	7.808	31981.568	

表 33 WWDG 特性(时钟选择 32MHz PCLK)

预分频	WDGTB[1:0]	最小溢出值	最大溢出值	单位
1*4096	0	0.085	5.461	ms
2*4096	1	0.171	10.923	
4*4096	2	0.341	21.845	
8*4096	3	0.683	43.691	

6.3.18. 通讯口特性

6.3.18.1. I2C 总线接口特性

I2C 接口满足 I2C-bus specification and user manual 的要求:

- Standard-mode(Sm): 100kbit/s
- Fast-mode(Fm): 400kbit/s

时序由设计保证, 前提是 I2C 外设被正确的配置, 并且 I2C CLK 频率大于下表要求的最小值。

表 34 最小 I2C CLK 频率

符号	参数	条件	最小值	单位
$f_{I2CCLK(min)}$	Minimum I2CCLK frequency	Standard- mode	2	MHz
		Fast- mode	9	

I2C SDA 和 SCL 管脚具有模拟滤波功能, 参见下表。

表 35 I2C 滤波器特性

符号	参数	最小值	最大值	单位
t_{AF}	Limiting duration of spikes suppressed by the filter (Spikers shorter than the limiting duration are suppressed)	50	260	ns

6.3.19. 绝对最大额定参数

警告：超过最大额定值可能会造成永久性损害!!

表 36 工作极限参数

参数	最小值	最大值	单位	备注
电源电压(V _{DD})		3.6	V	
输入端口电压	-0.3	V _{DD} + 0.3	V	
工作温度	-20	85	°C	
贮存温度	-50	150	°C	

6.3.20. 器件 ESD 及 Latch-up

表 37 ESD/Latchup 参数

参数	最小值	最大值	单位	备注
ESD (HBM)		4000	V	遵照 ESDA/JEDEC JS-001-2017
ESD (CDM)		1000	V	遵照 ESDA/JEDEC JS-001-2018
Latch-up		100	mA	遵照 JESD78E

6.3.21. 推荐工作条件

表 38 推荐工作环境

符号	描述	最小值	典型值	最大值	单位	条件 (Ta=25°C)
V _{DD}	工作电压	1.9	3.0	3.6	V	
T _A	工作温度	-20	25	85	°C	

6.3.22. 射频收发器特性

下列所有数据除特别说明，都是在 V_{DD}=3.3V，T_a = 25 °C 条件下实验室测试得到。

表 39 射频收发性能

符号	描述	最小值	典型值	最大值	单位	条件 (Ta=25°C)
P _{RF}	发射功率		0	+6	dBm	
f _{OP}	工作频率	2402		2480	MHz	
R _{GFSK}	资料传送速率		1		Mbps	
F _{channel}	无重叠频道间距		2		MHz	
RX _{SENS}	接收灵敏度			- 85	dBm	BER<0.1%

6.3.23. Power On Reset/Brown Out Reset

下列所有数据除特别列明外，皆于 $V_{DD}=3.0V$ ， $T_a = 25^\circ C$ 之条件下获得。

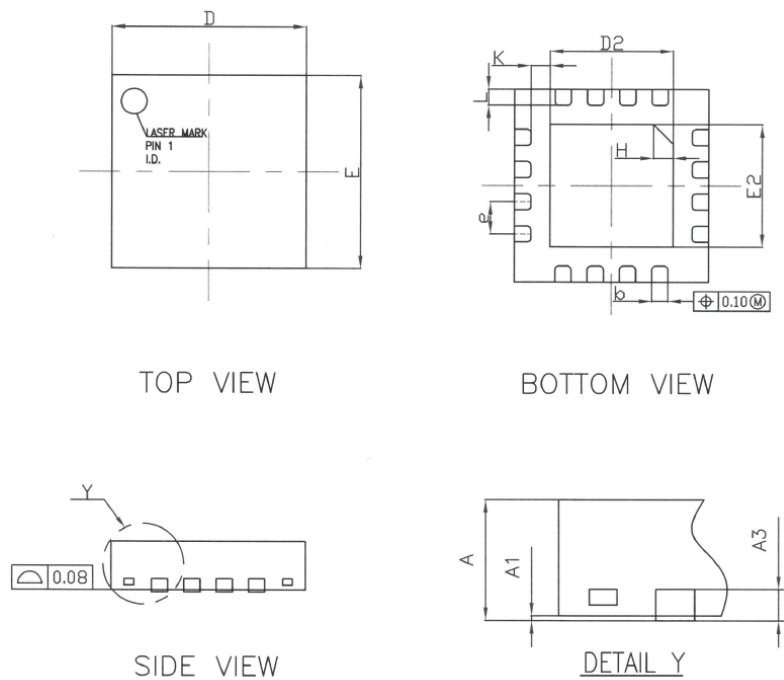
表 40 上电/复位特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{por}	POR 释放电压（上电过程）		2.2	2.25	2.3	V
V_{bor}	BOR 检测电压（掉电过程）		2.2	2.25	2.3	V

7. 封装信息

图 10. 封装外型参数

QFN16	QFN16	脚距 = 0.5 mm 主体宽度 = 3 x 3 mm
-------	-------	--------------------------------



COMMON DIMENSIONS (UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203REF		
b	0.20	0.25	0.30
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.80	1.90	2.00
E2	1.80	1.90	2.00
e	0.4	0.5	0.6
k	0.300REF		
L	0.20	0.25	0.30
H	0.300REF		

8. 订购信息

表 41 封装和采购信息

型号	封装外形	印章	包装方式	包装标准	最小订货批量
MS1643-Q16	QFN16	上表面	编带	MSL3 Dry Pack	3000

9. 联系我们

四川巨微集成电路有限公司

炬微（上海）集成电路有限公司

总部地址：上海市浦东新区祥科路 257 号云飞大厦 11 楼 1105 室

电话：021-68905736 邮编：201203

业务电话：0755-86703767

Email: support@macrogiga.com

深圳地址：深圳市南山区沙河西路深圳湾科技生态园 9A1 栋 2908 室

电话：021-68905736 邮编：518063

业务电话：0755-86703767

Email: support@macrogiga.com



--微信公众号--